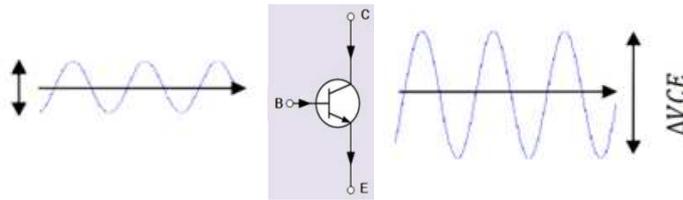


Le transistor peut être utilisé soit :

1. Amplification des signaux variables.

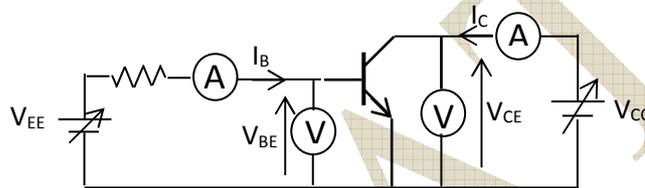


2. Commande (saturation/ blocage - interrupteur ouvert /fermé).



3. Caractéristiques statiques du transistor bipolaire

Ces caractéristiques sont les courbes qui représentent les relations entre les courants et les tensions du transistor, qu'on peut relever en exploitant le montage suivant :



Il permet le relevé de la caractéristique :

➤ d'entrée $I_B = f(V_{BE})$ à $V_{CE} = c^{te}$

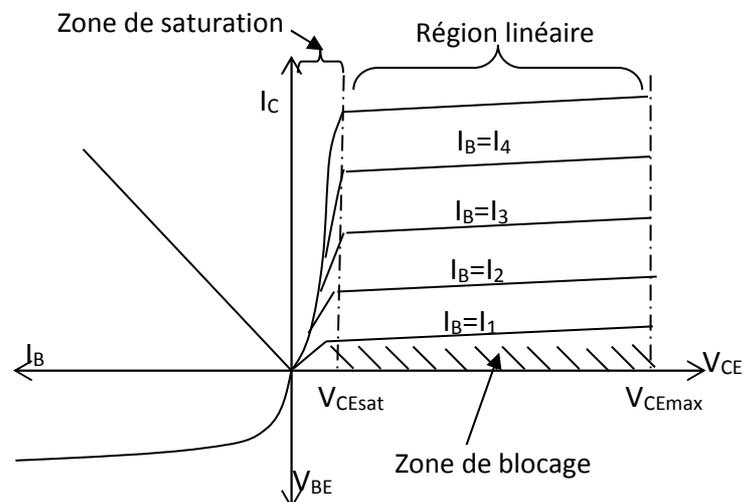
➤ de sortie $I_C = f(V_{CE})$ à $I_B = c^{te}$

Elle présente plusieurs régions ou **modes de fonctionnement** :

- la zone de saturation où $V_{CE} < V_{CEsat} \approx 0,2V$
- la zone linéaire où I_C est presque indépendant de V_{CE}
- la zone de blocage où $I_C \approx 0$

➤ de transfert $I_C = f(I_B)$ à $V_{CE} = c^{te}$

Elle traduit la relation : $I_C = \beta I_B$



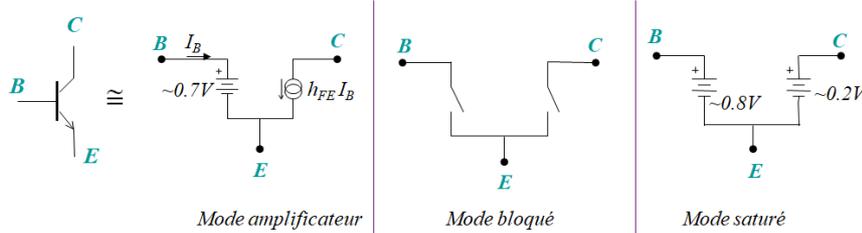
Remarque 1:

Ce tableau résume les ordres de grandeurs et valeurs approximatifs des différentes grandeurs électriques d'un transistor NPN pour les trois principaux modes de fonctionnement. Les figures reprennent les mêmes informations sous forme de schémas électriques.

Transistor NPN

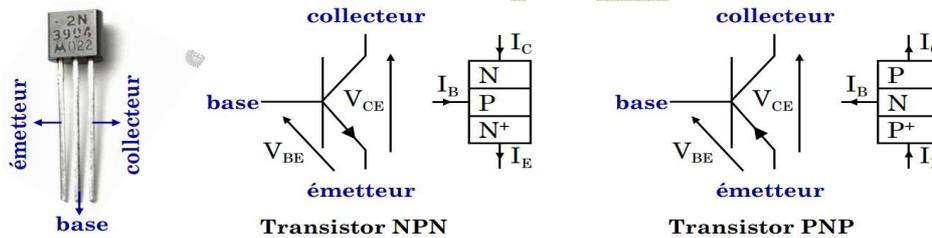
Configuration EC :

Mode ampli : $V_{BE} \approx 0.7V$	$\sim 0.3V < V_{CE} < V_{CC}$	$I_c \approx h_{FE} I_B$
Mode bloqué : $I_B \approx 0$	$V_{CE} \approx V_{CC}$	$I_c \approx 0$
Mode saturé : $V_{BE} \approx 0.8V$	$V_{CE} \approx 0.2V$	$I_c \neq h_{FE} I_B$



Remarque 2: (importante)

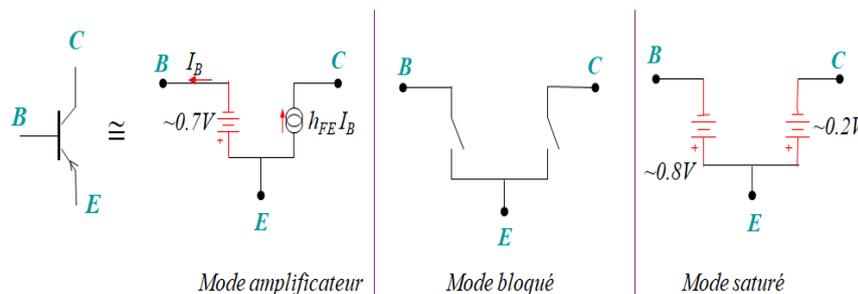
Les transistors PNP ont un comportement analogue, à condition de changer de polarité les tensions. (la convention de signe pour les courants électriques est également changée).



Transistor PNP

Configuration EC :

Mode ampli : $V_{BE} \approx -0.7V$	$\sim -0.3V < V_{CE} < V_{CC} (< 0)$	$I_c \approx h_{FE} I_B$
Mode bloqué : $I_B \approx 0$	$V_{CE} \approx V_{CC}$	$I_c \approx 0$
Mode saturé : $V_{BE} \approx -0.8V$	$V_{CE} \approx -0.2V$	$I_c \neq h_{FE} I_B$



4. Analyse de montage amplificateur à transistor

Le signal d'excitation (à amplifier) est constitué d'un signal sinusoïdal superposé à un signal continu.

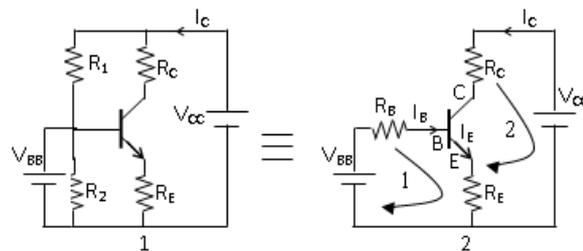
Le but du montage est d'amplifier le signal sinusoïdal alors que le continu sert à polariser le transistor (à fixer le point de fonctionnement du transistor).

L'analyse d'un montage amplificateur comprend deux parties :

- l'analyse du fonctionnement en **régime statique** : consiste en la **détermination du point de fonctionnement** ou **point de repos** ou **point de polarisation M** (I_{CEM} , V_{CEM} , I_{BM} et V_{BEM}).
- L'analyse du fonctionnement en **régime dynamique** : consiste à déterminer les variations de I_C et de V_{CE} autour du point de repos. Ces variations correspondent au signal sinusoïdal. Le signal sinusoïdal n'est donc pas nul et on considérera le signal continu comme nul. L'objectif de l'analyse est de déterminer les gains en courant et en tension autour du point de repos.

4.1. Etude statique ou détermination du point de repos M

Consiste à chercher les valeurs continues des 4 grandeurs du transistor, à savoir I_B , I_C , V_{BE} et V_{CE} , à partir d'un circuit dit : montage de polarisation. Ci-dessous, vous avez deux exemples des circuits de polarisation (montage 1 et montage 2).



En d'autres termes, on cherche à déterminer : $I_C = I_{CM}$, $I_B = I_{BM}$, $V_{BE} = V_{BEM}$ et $V_{CE} = V_{CEM}$.
 D'après le montage et selon la maille 1 et la maille 2 :

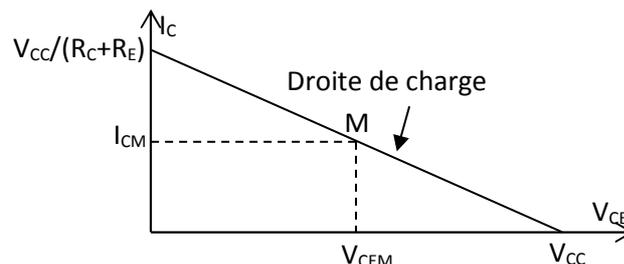
$$V_{BB} = \frac{R_2}{R_1 + R_2} V_{CC} \quad \text{et} \quad R_B = \frac{R_1 R_2}{R_1 + R_2}$$

Pour la maille d'entrée (maille 1) : $V_{BB} = V_{BE} + R_B I_B + R_E I_E = V_{BE} + \left(\frac{R_B}{\beta} + R_E\right) I_C$

$$\text{D'où : } \boxed{I_C = I_{CM} = \frac{V_{BB} - V_{BE}}{\frac{R_B}{\beta} + R_E} = \frac{V_{BB} - 0,7}{\frac{R_B}{\beta} + R_E}}$$

Pour la maille de sortie (maille 2) : $V_{CE} + (R_E + R_C) I_C = V_{CC}$ (car $I_E \cong I_C$)

D'où : $\boxed{V_{CEM} = V_{CC} - (R_E + R_C) I_{CM}}$ C'est l'équation de **la droite de charge statique**.

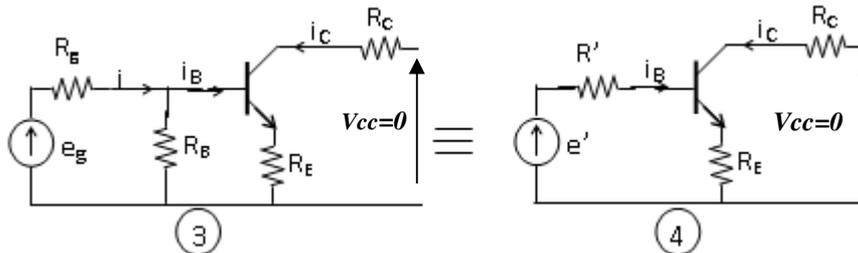


4.2. Etude dynamique

Il s'agit de déterminer les variations i_C et v_{CE} autour du point de repos M .

Il faut se rappeler que : $\Delta V_{CC} = 0$, $\Delta I_C = i_C$, $\Delta I_B = i_b$, $\Delta V_{CE} = v_{CE}$, $\Delta V_{BE} = v_{BE}$.

Ainsi, en mettant à zéro l'alimentation V_{CC} et en attaquant par un générateur (e_g , R_g), on obtient le montage 3 ci-contre qui par simplification donne le montage 4.



$$\text{avec : } e' = \frac{R_B}{R_g + R_B} e_g \quad \text{et} \quad R' = \frac{R_g R_B}{R_g + R_B}$$

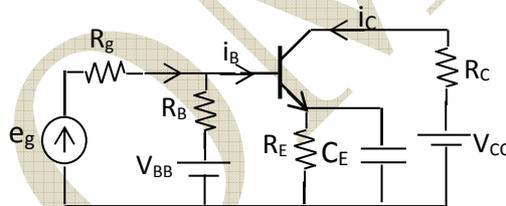
Du montage 4, on déduit :

$$e' = R' i_B + v_{BE} + R_E i_E = R' \frac{i_C}{\beta} + v_{BE} + R_E i_C \Rightarrow i_C = \frac{e' - v_{BE}}{R_E + \frac{R'}{\beta}} \approx \frac{e'}{R_E + \frac{R'}{\beta}} \quad \text{car } v_{BE} \text{ est à négliger}$$

$$v_{CE} = -R_C i_C - R_E i_E = -(R_C + R_E) i_C \Rightarrow v_{CE} = -\frac{(R_C + R_E) e'}{R_E + \frac{R'}{\beta}}$$

Remarque 3:

Dans l'exemple précédent, $i_{C_{MAX}}$ serait plus grand si la pente de la droite de charge est plus grande. Cela est possible si on connecte une capacité C_E (Appelée **capacité de découplage**) de grande valeur en parallèle sur R_E .



C_E se comporte comme un circuit ouvert pour le continu et comme un court-circuit en alternatif. Ainsi, R_E est maintenue durant le fonctionnement statique pour améliorer la stabilité du point de repos, et elle est court-circuitée en dynamique pour avoir une droite de charge dynamique de pente supérieure à celle de la droite statique.

Remarque 4:

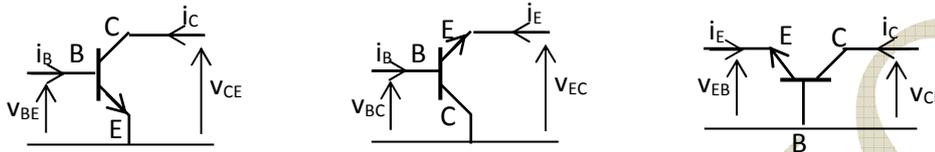
Une autre capacité est introduite dans le circuit à transistor. Il s'agit de la **capacité de liaison**, de grande valeur elle aussi, qui se positionne après le générateur (e_g , R_g) et avant la charge (R_L ou R_U).

A retenir :

Les condensateurs de liaison et de découplage (de valeur élevée : qq μF) sont équivalents à des circuits ouverts en continu et à des courts circuits en alternatif.

5. Montages amplificateurs fondamentaux

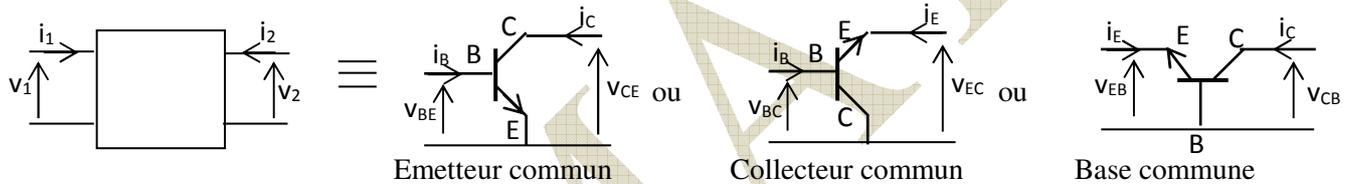
Il y a trois montages de base d'amplificateurs à transistor : l'émetteur commun (E-C), le collecteur commun (C-C) et le montage base commune (B-C), respectivement.



L'étude des performances de ces montages se fait par l'évaluation du gain en tension, du gain en courant, du gain en puissance, des impédances d'entrée et de sortie. Pour faire cette évaluation, il est nécessaire de déterminer les schémas équivalents des différents montages.

5.1 Circuit équivalent du transistor à jonction en basse fréquence

Un transistor peut être considéré comme un quadripôle

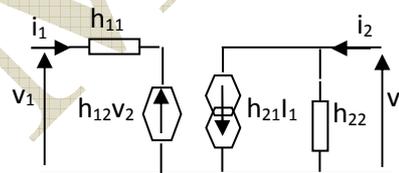


Les courants et les tensions sont des variations sinusoïdales autour du point de repos.

En basse fréquence, le quadripôle est modélisé par ses paramètres hybrides :

$$\begin{cases} v_1 = h_{11} \cdot i_1 + h_{12} \cdot v_2 \\ i_2 = h_{21} \cdot i_1 + h_{22} \cdot v_2 \end{cases}$$

Et le schéma équivalent est le suivant :



Exemple de configuration :

On prendra le montage E-C. Les paramètres hybrides sont évalués autour du point de repos :

$$v_1 = (\Delta V_{BE})_M = v_{BE} ; v_2 = (\Delta V_{CE})_M = v_{CE} ; i_1 = (\Delta I_B)_M = i_B ; i_2 = (\Delta I_C)_M = i_C ;$$

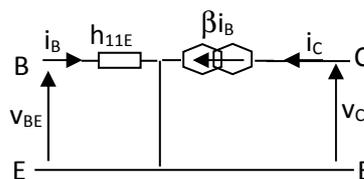
✓ $h_{11e} = \frac{\Delta V_{BE}}{\Delta I_B} = \frac{v_{BE}}{i_B}$: résistance d'entrée de valeur moyenne (ordre du $k\Omega$) ;

✓ $h_{21e} = \frac{\Delta I_C}{\Delta I_B} = \frac{i_C}{i_B} = \beta$

✓ $h_{12e} = \frac{\Delta V_{BE}}{\Delta V_{CE}} = \frac{v_{BE}}{v_{CE}} \cong 0$: paramètre de valeur négligeable

✓ $h_{22e} = \frac{\Delta I_C}{\Delta V_{CE}} = \frac{i_C}{v_{CE}}$: admittance de valeur très faible ($< \text{à } 10^{-5} \Omega^{-1}$)

D'où le schéma équivalent simplifié suivant :



5.2. Etude du montage émetteur commun

Le montage de base est celui de la figure 1; son schéma équivalent en alternatif est représenté figure 2 où les capacités C_1 , C_2 et C_E sont remplacées par des courts-circuits.

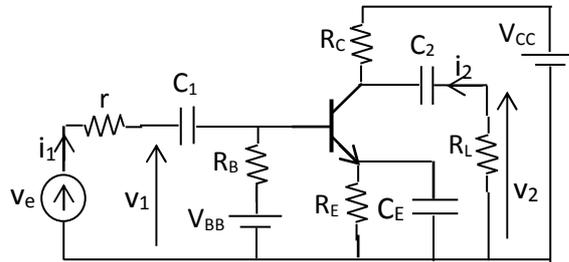


Fig 1

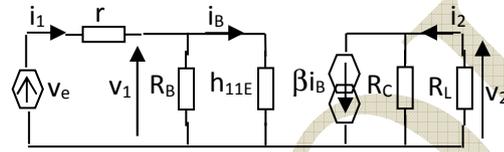


Fig 2

a) **Calcul du gain en tension du montage** : $G_V = v_2 / v_1$

$$v_2 = -\beta \frac{R_C R_L}{R_C + R_L} i_B \quad \text{et} \quad v_1 = h_{11E} i_B \quad \text{d'où :} \quad \boxed{G_V = \frac{v_2}{v_1} = -\beta \frac{R_C R_L}{(R_C + R_L) h_{11E}}}$$

b) **Gain en courant** : $G_i = i_2 / i_1$

$$i_2 = \frac{R_C}{R_C + R_L} \beta i_B \quad \text{et} \quad i_1 = \frac{h_{11E} + R_B}{R_B} i_B \quad \text{d'où :} \quad \boxed{G_i = \frac{i_2}{i_1} = \beta \frac{R_C R_B}{(R_C + R_L)(R_B + h_{11E})}}$$

c) **Impédance d'entrée** : $Z_e = v_1 / i_1$

$$\boxed{Z_e = \frac{R_B h_{11E}}{R_B + h_{11E}}}$$

d) **Impédance de sortie** : $Z_s = \frac{v_2}{i_2} \Big|_{R_L = \infty \text{ (déconnectée)}, v_e = 0 \text{ (source éteinte)}}$

$$v_e = 0 \Rightarrow i_1 = 0 \Rightarrow i_B = 0 \Rightarrow \beta i_B = 0 \Rightarrow Z_s = v_2 / i_2 = R_C$$

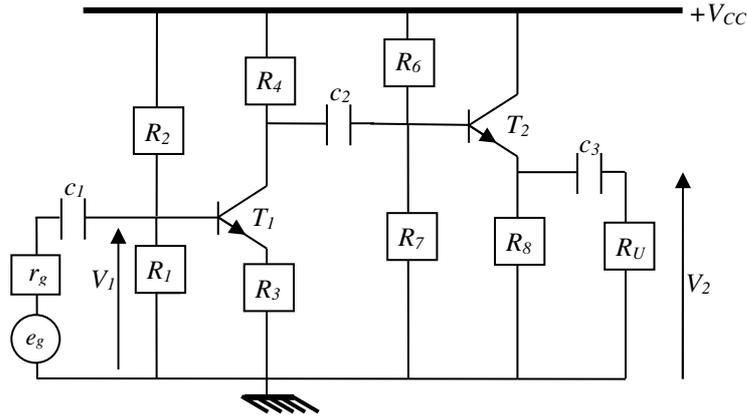
6. Exercices

Exercice 1 : L'amplificateur suivant est constitué de deux étages reliés par l'intermédiaire d'une capacité de liaison C_2 . Il est réalisé avec les valeurs suivantes : $V_{CC} = 12 \text{ Volts}$, $R_3 = 1 \text{ k}\Omega$, $R_1 = R_7 = 6.8 \text{ k}\Omega$, $R_8 = R_4 = 2.7 \text{ k}\Omega$ et $R_U = 50 \Omega$. Les deux transistors T_1 et T_2 ont pour caractéristiques :

$$T_1 : I_{C1} = 1 \text{ mA}, V_{BE1} = 0.7 \text{ Volts}, H_{221}^{-1} = \infty, h_{111} = 2.5 \text{ k}\Omega \text{ et } \beta_1 = 100.$$

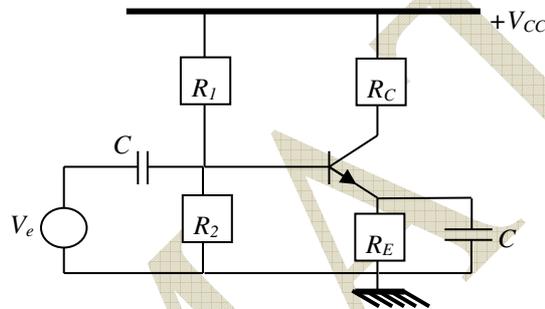
$$T_2 : I_{C2} = 2 \text{ mA}, V_{BE2} = 0.7 \text{ Volts}, H_{221}^{-1} = 100 \text{ k}\Omega, h_{112} = 600 \Omega \text{ et } \beta_2 = 50.$$

1. Donner le schéma équivalent du montage en statique ;
 2. Déterminer les tensions V_{CE1} et V_{CE2} ;
 3. Déterminer les valeurs des résistances R_2 et R_6 .
- Aux fréquences de travail, tous les condensateurs se comportent comme des courts-circuits.
4. Donner le schéma équivalent du montage en dynamique ;
 5. Calculer la résistance d'entrée du deuxième étage et la résistance d'entrée de l'amplificateur ;
 6. Calculer l'amplification en tension du premier étage, du deuxième étage et de l'amplificateur entier ;
 7. Calculer l'amplification en courant du premier étage, du deuxième étage et de l'amplificateur entier.



Exercice 2 : On considère le circuit ci-dessous possédant les grandeurs électriques suivantes :
 $V_{BE}=0.7\text{Volts}$, $\beta=100$, $I_C=10\text{mA}$, $V_{CC}=10\text{Volts}$, $R_E=0.1\text{k}\Omega$, $R_C=0.15\text{k}\Omega$, $R_1=5.5\text{k}\Omega$, $R_2=1.2\text{k}\Omega$.

1. Trouver le point de repos.
2. Tracer les droites de charge statique et dynamique.
3. Tracer les variations sinusoïdales i_c et v_{ce} maximales autour du point de polarisation.



Exercice 3 : Les amplificateurs suivants sont réalisés au moyen d'un transistor NPN. Pour chaque montage :

1. indiquer de quel type s'agit-il ;
2. donner le schéma équivalent en statique ;
3. donner le schéma équivalent en dynamique ;
4. calculer l'amplification en courant (A_I), l'amplification en tension (A_V), l'impédance d'entrée (Z_e) et l'impédance de sortie (Z_s).

